

전이중 통신 장치의 저손실 아날로그 자기간섭제거 회로

강인웅, 박재돈

국방과학연구소

iwkang@add.re.kr

Reduced-loss Analog Self-interference Cancellation Circuit for Full-duplex Communication Radio

In-Woong Kang, Jaedon Park

Agency for Defense Development

요약

본 논문은 전이중 통신 장치의 아날로그 자기간섭제거 회로를 설계 및 구현함에 있어서 큰 지연시간의 보상을 위한 저손실 지연시간 보상기를 제안한다.

I. 서론

전이중 통신 기술이란 동일 시간 동일 주파수에서 신호의 송신과 수신을 수행하는 통신 기술로서[1] 기존의 다른 시간 다른 주파수에서 신호의 송신과 수신을 분리하여 수행하는 방식(반이중) 대비 이상적으로 약 2배의 주파수 이용효율을 얻을 수 있는 기술을 의미하며, 전이중 통신기 설계와 관련된 연구가 많이 이루어져 왔다[2]. 무선통신 장치에서 안테나 모듈과 RF/디지털 모듈이 케이블로 연결되어 운영되는 경우, 케이블 길이에 의해 큰 시간지연이 발생하게 된다. 위와 같은 구조의 무선통신 장치에 전이중 통신 적용 시 큰 시간지연을 제거하기 위한 시간지연 보상이 이루어져야 하는데, 기성 딜레이 부품은 상당히 큰 신호세기의 손실을 야기하는 문제가 있다. 이에 본 논문은 케이블을 이용한 큰 지연시간 구현 방법을 제안한다.

II. 전이중 통신 자기간섭제거부 설계 및 성능

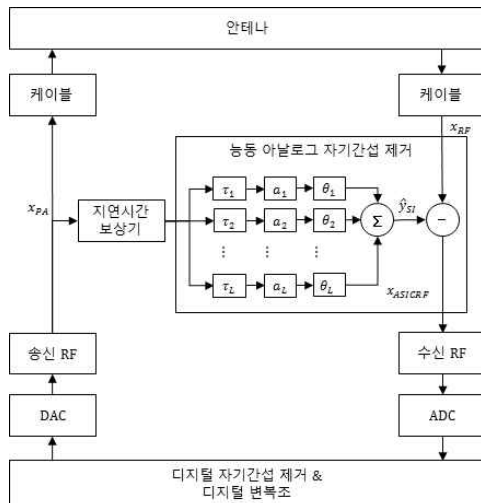


그림 1 전이중 통신 블록다이어그램

그림 1은 전이중 통신 기술이 적용된 전이중 통신기 전체 블록 다이어그램이다. 디지털 변복조기(Digital Modem)와 송신 RF를 거쳐 생성된 송신

신호는 안테나를 통해 공중으로 송출되고 일부는 수신 RF로 되돌아와 자기간섭으로 작용한다. 자기간섭 신호에 의한 수신 RF, ADC, 디지털 복조 등의 성능 열화를 막기 위해서 아날로그 자기간섭 제거(ASIC, analog self interference cancellation)와 디지털 자기간섭 제거(DSIC, digital self interference cancellation) 기술을 통해 자기간섭 신호 제거 수행한다.

도 1의 전이중 통신기 블록도의 특이사항은 안테나와 RF 모듈의 연결을 위한 케이블 사용이다. 이와 같이 RF 모듈과 안테나가 수 미터 이상의 케이블로 연결된 구조의 전이중 통신 시스템은 소형 이동통신 장치에는 적용되지 않지만, 특수목적 장거리 1:1 통신장치 등에 적용되는 형태로서 야외에서 높은 구조물에 안테나를 설치하여 가시선을 최대한 확보하기 위하여 사용된다. 이와 같은 구조는 안테나와 송수신 RF 모듈 사이를 케이블로 연결하게 되는데, 전이중 통신 기술 적용시 자기간섭 신호에 안테나 거리에 비례하는 시간지연이 발생한다.

본 논문은 이와 같이 케이블에 의해 발생하는 자기간섭 신호의 큰 시간지연 제거를 수행하는 시간지연 보상기를 전이중 통신 시스템의 아날로그 자기간섭 제거기에 추가할 것을 제안한다. 본 논문에서 제안하는 시간지연 보상기는 단위 지연시간 당 삽입손실이 큰 기존 딜레이 소자를 활용하지 않고, 삽입손실이 상대적으로 적은 케이블을 이용하여 구현한다. 구체적으로 케이블 길이 L , 케이블 유전율 ϵ_r , 및 속도 c 일 때, 지연시간은 다음과 같이 계산된다:

$$\tau = \frac{L\sqrt{\epsilon_r}}{c}.$$

유전율이 2.1인 6m 길이의 케이블은 약 29 ns의 지연시간 보상 가능. 삽입손실은 SF-047 동축 케이블 적용시 약 1dB/m 수준으로 6m 길이 케이블의 경우 6 dB 수준이다. 기성 딜레이 소자와 케이블을 이용한 딜레이 구현 결과 삽입손실을 비교하여 표 1에 정리하였다. 케이블 이용시 기성 딜레이 소자 대비 약 70%의 손실 절감 효과가 있음을 확인할 수 있다.

표 1 기성 딜레이 소자와 케이블의 삽입손실 비교

구분	딜레이 소자	케이블
모델명	XDL15-2-020S	SF-047 Coaxial Cable
삽입손실	0.9 dB/ns	1 dB/m (최대 1.2 dB/m) 0.2 dB/ns (최대 0.24 dB/ns)

III. 결론

본 논문은 큰 지연시간이 발생하는 전이중 통신기에 적용 가능한 아날로그 자기간섭제거기 내의 저 손실 지연시간 보상기를 제안하였다. 케이블을 이용한 지연시간 보상을 통해 케이블 길이에 비례한 시간지연 구현이 가능하며 기성 딜레이 소자 대비 약 70%의 삽입손실 감소를 기대할 수 있다. 또한, 이와 같은 아날로그 자기간섭제거기의 구성은 자기간섭제거 기술의 종류와 무관하게 큰 지연시간을 저손실로 구현하고자 하는 경우 적용 가능하여 활용성이 높다.

ACKNOWLEDGMENT

본 논문은 2023년 정부의 재원으로 수행된 연구 결과임

참 고 문 헌

- [1] Sabharawal, Ashutosh et al, "In-Band Full-Duplex Wireless: Challenges and Opportunities," IEEE Journal on Selected Areas in Communications, vol. 32, no. 9, pp. 1637-1652, Sep. 2014.
- [2] In-Woong Kang and Jae Don Park, "Design of Analog Self Interference Cancellation for Wideband Variable Channel Full-Duplex Communication Systems," The Journal of Korean Institute of Communications and Information Sciences, vol. 47, no. 10, pp. 1500-1507, Oct. 2022.